

# POCKET LOGIANA

ポケットロジアナ  
(パターンジェネレータ付)



## 特 長

高速 & 多チャンネル  
大容量データメモリ

200MHzのサンプリングスピード  
最大32チャンネル  
チャンネル当り256Kbitのデータメモリ

パターンジェネレータ

発生データは、波形エディタを用いて簡単に作成できます。

プロトコルアナライザ

波形観測とデータ解析をシームレスに行えます。  
232CやI<sup>2</sup>C、SPI、MICROWIREなどのシリアル信号を解析できます。

## USB 2.0

パソコンとの通信はUSB2.0で行います。  
パソコンのUSBポートから電源を供給するため、ACアダプタは不要です。

## ポケットサイズ

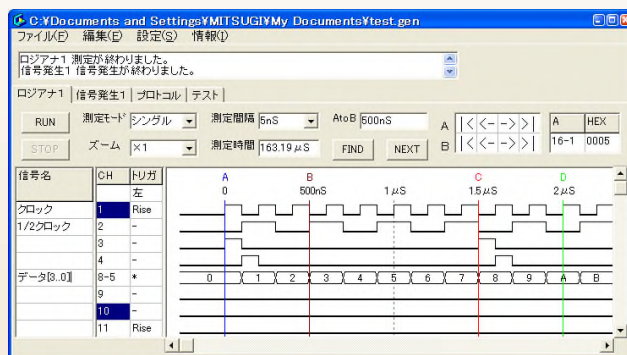
客先での動作確認の時、気軽に持ち運べます。  
W68×D123×H30  
SMD対応テストクリップを標準添付

## 保護機能

電源OFF時に5.5Vまでの電圧を加えることができます(ロジアナ入力)。

## 低価格

¥98,000円～¥116,000  
(税込 ¥102,900円～¥121,800)



【代理店】

## FPGAの内部信号を測定

シミュレーションではない、FPGA内部の実際の波形を見ることができます。FPGAの内部信号と外部信号を同時に測定できます。FPGA内部でデジタル信号を発生できます。もちろん、テストクリップを用いた通常の測定もできます。普通のロジックアナライザです。

Design Wave Magazine 2003年3月号に解説記事が掲載されました。

## 機能アップ

内部をFPGAで構成していますので、ソフトウェアのバージョンアップで機能がアップします（機能アップを保証するものではありません）。最新のソフトウェアは、ホームページよりダウンロードできます(無料)。

## 波形をWordへ貼り付け

ロジックアナライザや信号発生の波形をWordへコピーできます（波形コピー）。

## 多くの入力電圧レベルに対応

下記の入力電圧レベルをソフトから選択できます。  
5V TTL, CMOS 3.3V LVCMOS (5Vと共用)  
2.5V, 1.8V, 1.5V LVCMOS

## スキュー調節機能

ポケットロジアナに内蔵したPLLにより、外部クロックを、 $-2.5\text{nS} \sim +2.5\text{nS}$ の範囲(0.625nS単位)で遅延できます。ポケットロジアナをシステムクロックに完全に同期させることができます。

## リモートロジアナ

インターネットやLAN経由でポケットロジアナを利用できます。実験室のポケットロジアナを事務所から操作できます。ラインの検査データ収集などにも利用できます。

## 使い易いテストクリップ

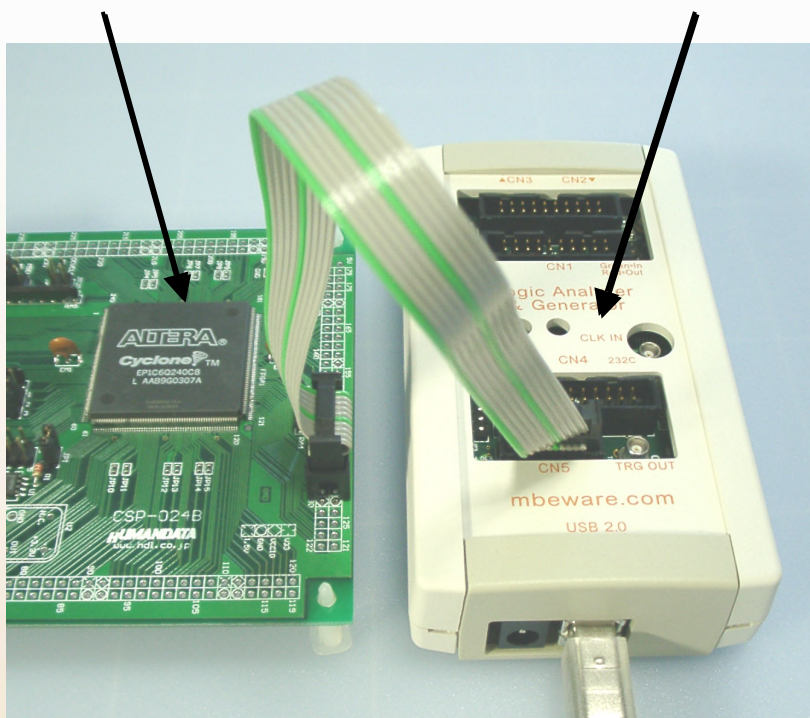
各社のテストクリップを利用できます（詳細は最後のページをご覧ください）。

### ロジアナIP

FPGA内部の信号を測定する。

### ポケットロジアナ本体

テストクリップで掴んだ信号を測定する。



FPGAの内部信号を見るには、10ピンのフラットケーブルでお客様開発の基板と接続します（ポケットロジアナ横の基板は別売です）。

# 使い易いユーザーインターフェース

## ロジアナ画面

シングル  
リピート  
波形比較

カーソルAB, CDペアの切替  
5nS~5mS

波形検索  
・カーソル?ヘジャンプ  
・時刻?ヘジャンプ  
・CH?が値?ヘジャンプ

カーソルA、B間の時間  
クリックでカーソル移動

クリックで反転表示されているCHの信号の変化点までジャンプ

×128~×1  
~×1/256  
全データ

測定開始

測定中断

クリックで反転表示

右クリックでトリガ条件選択  
Rise Fall Either H L -

カーソルABペア  
(ドラッグできます)

バス表示

カーソルCDペア  
(ドラッグできます)

クリックで A→B→C→D

クリックで HEX→BIN→DEC

カーソル位置の値を16進表示

チャンネルを指定

ダブルクリックでカーソル呼び出し

## パターンジェネレータ画面

10nS~50mS

発生範囲を時間で指定

最大発生時間

すべての選択を解除

一回と連続

発生開始

発生中断

×1、×1/2

クリックで1行全体を選択

クリックで1セルを選択

選択部分を '1' にする

クロック作成

すべての波形を '0' にする

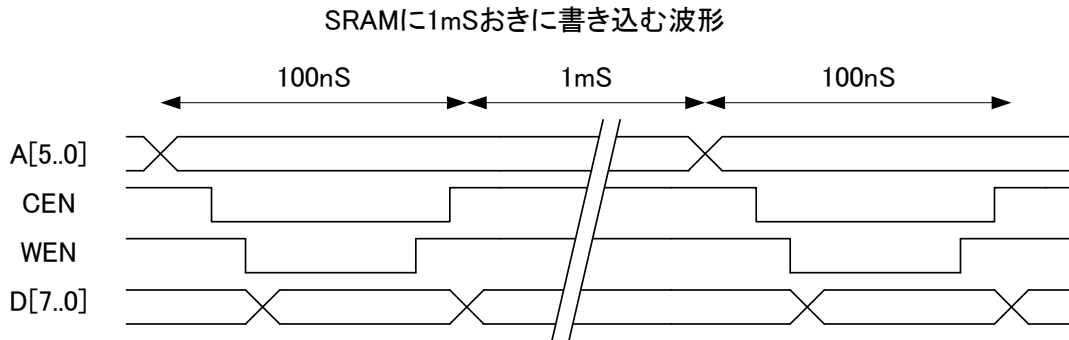
選択部分を '0' にする

ドラッグ時に選択した時間を表示

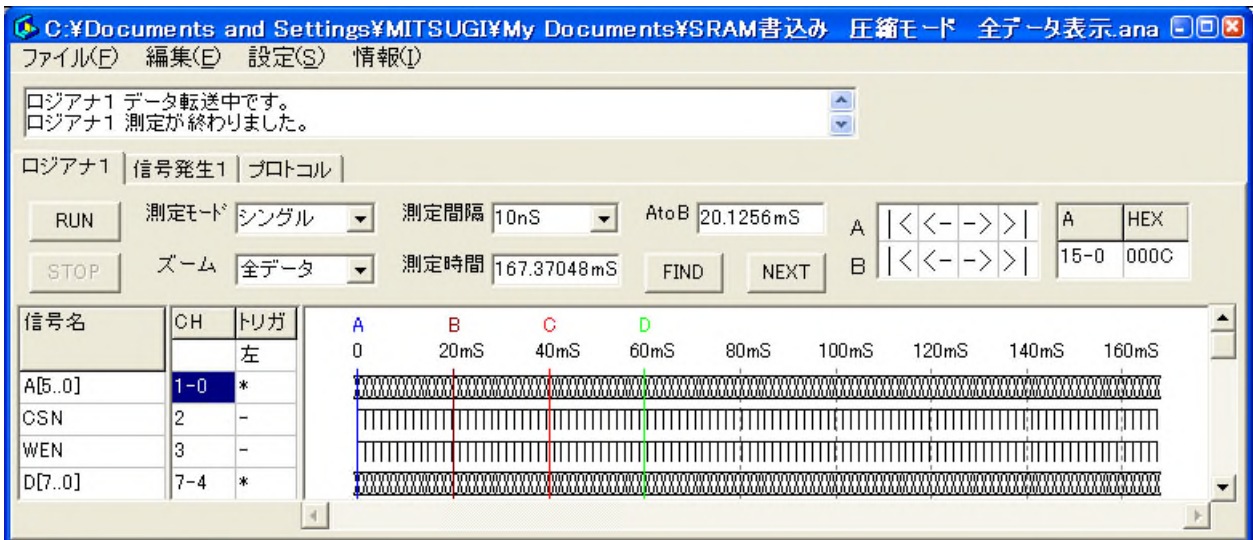
ドラッグで複数セルを選択

# リアルタイム圧縮機能

チャンネル当たり256Kサンプルのロジックアナライザで、10nS間隔でサンプリングすると、測定時間は2.56mSとなります。この条件で、下記のような間欠的に変化する波形を測定すると、SRAMにアクセスする部分を3回しか捉えることができません。



ポケットロジアナの「圧縮 100MHz 16ch 256kbit」モードでは、波形の変化の無い部分1/64にリアルタイム圧縮しますので、より長時間の測定ができます（画面はイメージです）。

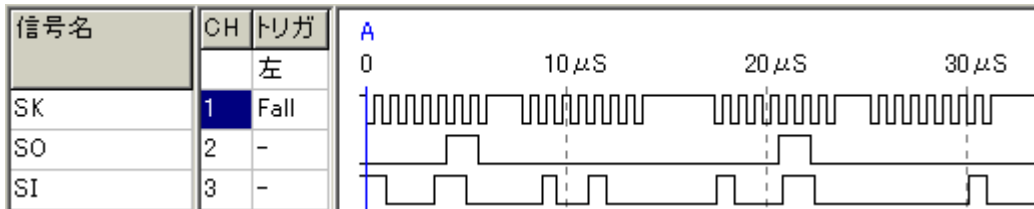


リアルタイム圧縮を行うロジアナIP（FPGA内の信号を測定）も用意しています。ロジアナIPはFPGA内のメモリに測定データを格納しますが、メモリ容量が限られるため、チャンネル当たり1Kサンプルです。このような場合でも、波形によっては（ 1 ）、より長時間の測定ができます。

- 1 圧縮率は波形により異なります。間欠的に変化する波形では、圧縮率が高くなります。波形が測定間隔で常に変化しているチャンネルがあると、全く圧縮しません。
- 2 本体ロジアナでの圧縮機能は、PL-300シリーズでのみサポートしています。ロジアナIPの圧縮機能は、旧100シリーズ、旧200シリーズでも利用可能です。

# プロトコルアナライザ機能

ロジックアナライザでシリアル信号を測定しても、データの値を読むことは簡単ではありません。下記は、MICROWIRE規格のシリアル信号をポケットロジアナで測定した時の波形です。



ロジアナ1 | 信号発生1 | プロトコル

解析 CLEAR

```

200nS TX=0600
RUN
200nS RX=8C48
測定中
8.9 μS TX=0C00
STOP
8.9 μS RX=8C02
測定中
18.1 μS TX=2E00
18.1 μS RX=8C32
測定中
27.8 μS TX=2D2D
27.8 μS RX=8C30
測定中
36.1 μS TX=2D2D
36.1 μS RX=8000
測定終了
    
```

プロトコルアナライザを使えば、上記のような波形が示すデータを16進や10進で表示できます。さらに、データ0600Hex なら、RUNコマンドであるなどの表示も行います（スク립ト）。

解析機能の設定は画面上で簡単に行えます。

プロトコル MICROWIRE.ptc

項目	設定
通信方式	同期シリアル(Bit単位)
ロジアナNo	1
クロックCH	1
送信CH	2
受信CH	3
クロックエッジ	Rise
MSB/LSBファースト	MSB
解析開始点	データの最初
時間表示	絶対
パート1 パート長	16
パート1 送信マスク	
パート1 送信表示	TX=,HEX,,青
パート1 受信マスク	
パート1 受信表示	RX=,HEX,,緑

設定やスク립トを編集することにより、多くのシリアルインターフェースに対応できます。標準では、下記のインターフェースに対応しています。

RS232C I<sup>2</sup>C SPI QSPI MICROWIRE  
非同期シリアル汎用 同期シリアル汎用

<スク립トの例>

```
if TX1 and $FF00 = $0600 then Display(RUN);
```

232Cなどの非同期シリアルデータの測定および解析となります（リアルタイム圧縮モード）。

I<sup>2</sup>CのStandard Mode, Fast Mode, 7bit Address に対応しています。High Speed Mode, 10bit Address, 複合フォーマットには対応していません。I<sup>2</sup>Cプロトコルの全てに対応している訳ではありません（基本的な動作のみです）。I<sup>2</sup>Cの解析では、上記パート設定やスク립トが使えません。

# 仕様

## 本体ロジアナ

テストクリップでつかんだ  
信号を測定する

型 式	PL-350E1	PL-350E2
定価(税別)	¥98,000	¥116,000
チャンネル数	16ch、32ch (入力電圧レベルを2.5V、1.8V、1.5Vに設定した場合、チャンネル数が200MHz 12ch、100MHz 24chに制限されます)	
最大サンプリング 周波数、間隔	200MHz、5nS~2.5mS(16ch時) 100MHz、10nS~5mS(32ch時)	
最小測定パルス幅	7nS	
データ数/ch	256Kbitと32Kbitをソフトウェアで切替	
入力電圧レベル (ソフトウェアによる切替)	5V TTL, CMOS 3.3V LVCMOS(5Vと共用) 2.5V、1.8V、1.5V LVCMOS	
しきい値	5V 3.3V 2.5V設定時: High=1.7V Low=0.7V 1.8V 1.5V設定時: 入力電圧レベルをSとすると High=0.65*S Low=0.35*S	
入力電圧範囲	-0.5~5.5V (5nS以下のパルス: -1.0~6.0V)	
入力インピーダンス	200KΩ	
トリガ条件	立上り、立下り、HLのパターン	
トリガ位置	左、中央、右	
表示倍率	×128、・・・×2、×1、×1/2、・・・×1/256、全データ	
カーソル測定	時間差	
ステート測定	BIN、DEC、HEX	
データ転送時間 (USB2.0)	データ数が32Kbitのとき、1秒程度 データ数が256kbitのとき、3秒(16ch) 7秒(32ch)	
外部クロック供給	25~100MHz 3.3Vまたは5Vレベル	
スキュー調節	可能(外部クロック)	
入力コネクタ	2.54pitch 20pinヘッダ×2	
サイズ	W68×D123×H30	
重量	本体: 130g USBケーブル: 70g テストクリップケーブル: 45x2=90g 合計290g	

- PL-350E1はテストクリップケーブルTCE16を1セット標準添付  
(32chの測定を行うにはTCE16の追加購入が必要です)
- PL-350E2はテストクリップケーブルTCE16を2セット標準添付

## ロジアナIP

FPGA内部の信号を測定する

チャンネル数	64ch、32ch、16ch、8ch
クロック周波数	最小16MHz 最大200MHz前後(FPGAのスピードグレードによる)
サンプリング間隔	クロック周波数が100MHzのとき、 10nS、20nS、50nS~50mS
データ数/ch	4K、1K、512bit
対応FPGA	FLEX10K、ACEX、APEX、Cyclone(アルテラ社) Spartan-3(ザイリンクス社、IPの種類が限られます)

- 10K10では、チャンネル数の最大は8、データ数/chの最大は512です。

## 本体パターン ジェネレータ

テストクリップでつかんだ  
相手に信号を送る

チャンネル数	16ch
発生間隔	10nS~50mS
データ数/ch	1024bit(Windows2000、XP、Vista)
表示倍率	×1、×1/2
出力電圧レベル	3.3V、5V(ソフトウェアによる切替)
出力コネクタ	2.54pitch 20pinヘッダ

## パターン ジェネレータIP

FPGA内部で信号を発生する

チャンネル数	16ch、8ch
クロック周波数	最小16MHz。最大200MHz前後(FPGAのスピードグレードによる)
発生間隔	クロック周波数が100MHzのとき、 10nS、20nS、50nS~50mS
データ数/ch	1K、256bit
対応FPGA	FLEX10K、ACEX、APEX、Cyclone (Spartan-3には対応していません)

- ロジアナIPとの同時動作可能(FLEX10K10を除く)

## 動作条件 & その他

### ロジアナIP、パターンジェネレータIPを使う場合

- お客様開発の基板に搭載したFPGAのI/Oピン4本を、ポケットロジアナで使用します(JTAGポートではありません)。この4本のI/Oを、2.54mmピッチの10ピンボックスヘッダーとフラットケーブルでポケットロジアナと接続します。
- アルテラ社またはザイリンクス社のFPGA開発ソフトが必要です。

### USBポート付DOS/Vパソコン

(USB2.0 High Speed でのご利用をお勧めします)  
Windows 2000、XP、Vista  
(Windows98、98SE、Meはサポートしていません)  
メモリ: 512MB以上(Vistaでは1GB以上)  
画面解像度: 800×600以上

### < 梱包内容 >

ポケットロジアナ本体  
テストクリップケーブルTCE16 2セット  
(PL-350E1では1セット)  
USBケーブル  
フラットケーブル(ロジアナIP用)  
同軸ケーブル、同軸コネクタ  
CD-ROM、マニュアル、保証書

## テストクリップケーブル

型式	仕様	
TCE16 ¥20,000 (税別)	信号 16本	1.27~2.54mmピッチ対応、交換可能テストクリップ×16 ケーブル長=20cm
	GND 4本	1.27~2.54mmピッチ対応、交換可能テストクリップ×4 ケーブル長=20cm

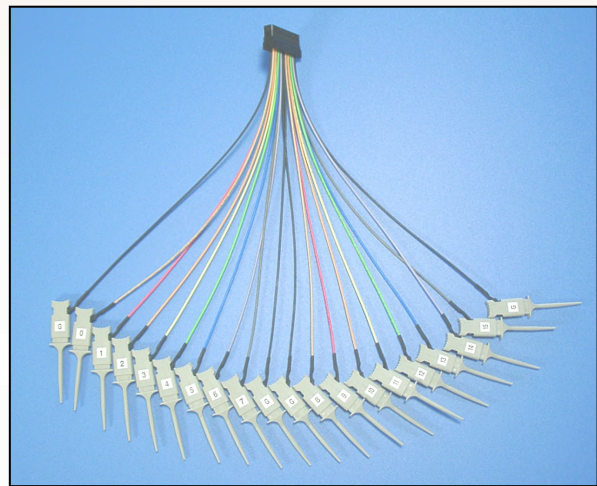
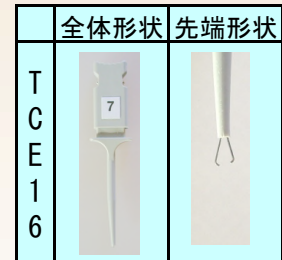
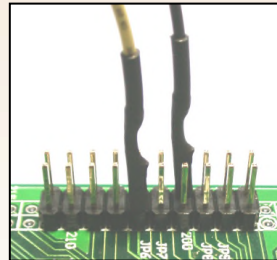
- 本体ロジアナ32chと本体パターンジェネレータ16chを同時に使う場合、テストクリップケーブルTCE16の追加購入(PL-350E1では2セット、PL-350E2では1セット)が必要です。
- ロジアナ用とパターンジェネレータ用の区別はありません。どちらにも使用できます。
- テストクリップを外すとピンヘッダに挿すことができます。
- テストクリップを交換可能です。  
対応クリップは以下のとおりです。弊社では取り扱っておりませんので、メーカーより直接ご購入ください。ピッチ対応はメーカーの公称値です。実際は、そのピッチを掴み難いことがあります。

品名: QFP ICテストクリップ メーカー: サンハヤト(株)  
 型式: 0.3mmピッチ対応 FP-7S-10  
 0.5mmピッチ対応 FP-7-10、FP-7L-10  
 0.8mmピッチ対応 HP-2-10

品名: Nano-Clip メーカー: スタック電子(株)  
 型式: 0.3mmピッチ対応 PF248  
 Nano-Clipは、TCE16ケーブルのコンタクトから、若干、抜けやすくなっています。力が加わったとき抜けることにより、クリップの先端を保護できます。気になる場合は、テープで留めるなどの工夫をしてください。

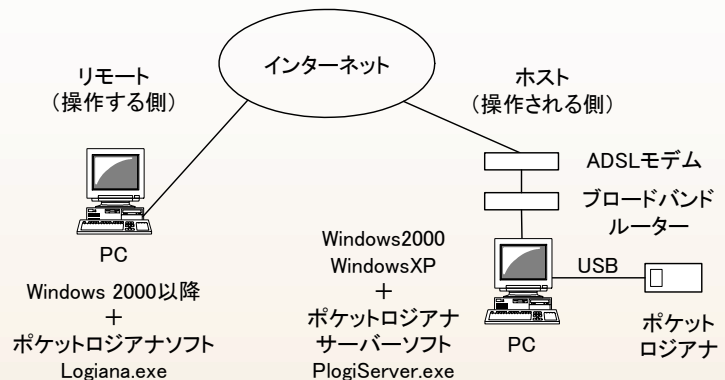
- テストクリップが付属しないTCE16N(税別 ¥9,000)もございます。別途、上記のテストクリップを購入する必要があります。

### クリップ写真



## リモートロジアナ構成図

- リモートロジアナは、第4回LSI IPデザイン・アワード 開発奨励賞を受賞しました。
- リモートロジアナは、熊本大学 末吉研究室との共同研究です。



- 本製品は、くまもとテクノ産業財団電子応用機械技術研究所からの技術移転を受けて商品化したものです。
- 仕様は予告なく変更される場合があります。

## (有) エムビーウェア

〒862-0954

熊本市神水1-21-8-409

TEL/FAX 096-385-6312 (お掛けになる場合、発信者番号通知が必要です)

<http://www.mbeware.com>

e-mail: [mitsugi@mbeware.com](mailto:mitsugi@mbeware.com)